

LIÇÃO 4

FAMÍLIAS DE CIRCUITOS INTEGRADOS CMOS

Na lição anterior mostramos aos leitores que os circuitos integrados digitais são organizados em famílias de modo a manter uma compatibilidade de características que permita sua interligação direta sem a necessidade de qualquer componente adicional. Vimos na ocasião que as famílias contam com dezenas ou mesmo centenas de funções que atuam como blocos ou tijolos a partir dos quais podemos “construir” qualquer circuito eletrônico digital, por mais complexo que seja. Na verdade, os próprios blocos tendem a ser cada vez mais completos, com a disponibilidade de circuitos integrados que contenham milhares ou mesmo dezenas de milhares de funções já interligadas de modo a exercer uma tarefa que seja muito utilizada. É o caso dos circuitos integrados VLSI de apoio encontrados nos computadores, em que milhares de funções lógicas já estão interligadas para exercer dezenas ou centenas de funções comuns nestes equipamentos.

Na lição anterior estudamos a família TTL e suas subfamílias muito comuns na maioria dos equipamentos eletrônicos, analisando as principais funções disponíveis e também suas características elétricas.

No entanto, existem outras famílias e uma muito utilizada é justamente a que vamos estudar nesta lição: a família CMOS. Se bem que as duas famílias CMOS e TTL tenham características diferentes, não são incompatíveis. Na verdade, conforme veremos, elas podem ser interligadas em determinadas condições que o leitor deve conhecer e que também serão abordadas nesta lição. Como estas

duas famílias correspondem praticamente a tudo que pode ser feito em matéria de circuitos digitais, o seu conhecimento dará as bases necessárias ao trabalho com este tipo de componente.

OS CIRCUITOS INTEGRADOS CMOS

CMOS significa *Complementary Metal-Oxide Semiconductor* e se refere a um tipo de tecnologia que utiliza transistores de efeito de campo ou *Field Effect Transistor* (FET) em lugar dos transistores bipolares comuns (como nos circuitos TTL) na elaboração dos circuitos integrados digitais.

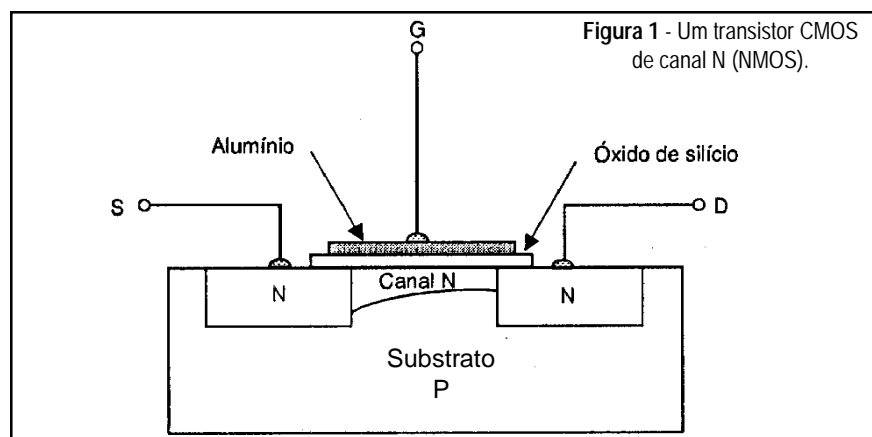
Existem vantagens e desvantagens no uso de transistores de efeito de campo, mas os fabricantes conseguem pouco a pouco eliminar as diferenças existentes entre as duas famílias com o desenvolvimento de tecnologias de fabricação, aumentando ainda a sua velocidade e reduzindo seu consumo. De uma forma geral, podemos dizer que existem apli-

cações em que é mais vantajoso usar um tipo e aplicações em que o outro tipo é melhor.

Os transistores de efeito de campo usados nos circuitos integrados CMOS ou MOSFETs têm a estrutura básica mostrada na **figura 1** onde também aparece seu símbolo.

Conforme podemos ver, o eletrodo de controle é a comporta ou *gate* (g) onde se aplica o sinal que deve ser amplificado ou usado para chavear o circuito. O transistor é polarizado de modo a haver uma tensão entre a fonte ou *source* (s) e o dreno ou *drain* (d). Fazendo uma analogia com o transistor bipolar, podemos dizer que a comporta do MOSFET equivale à base do transistor bipolar, enquanto que o dreno equivale ao coletor e a fonte ao emissor, figura 4.2.

Observe que entre o eletrodo de comporta, que consiste numa placa de alumínio e a parte que forma o substrato ou canal por onde passa a corrente, não existe contato elétrico e nem junção, mas sim uma finíssima camada de óxido de alumínio ou óxi-



APLICAÇÕES DIGITAIS

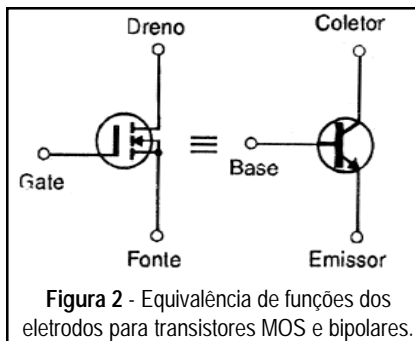


Figura 2 - Equivalência de funções dos eletrodos para transistores MOS e bipolares.

do metálico, que dá nome ao dispositivo (*metal-oxide*).

A polaridade do material semicondutor usado no canal, que é a parte do transistor por onde circula a corrente controlada, determina seu tipo e também a polaridade da tensão que a controla.

Assim, encontramos na prática transistores de efeito de campo tipo MOS de canal N e transistores de efeito de campo tipo MOS de canal P.

Na verdade, os próprios transistores MOS podem ainda ser divididos em dois tipos: enriquecimento e empobrecimento que levam a dois tipos de representação. Para nosso curso é mais importante lembrar que existem transistores MOS tipo P e tipo N. Na **figura 3** temos os símbolos adotados para representar os dois tipos de transistores.

Podemos dizer, de maneira geral, que estes transistores são equivalentes aos tipos NPN e PNP bipolares.

A corrente que circula entre a fonte e o dreno pode ser controlada pela tensão aplicada à comporta. Isso significa que, diferentemente dos transistores bipolares em que a corrente de coletor depende da corrente de base, no transistor de efeito de campo, a corrente do dreno depende da tensão de comporta.

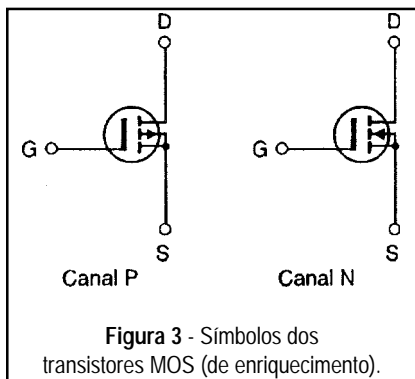


Figura 3 - Símbolos dos transistores MOS (de enriquecimento).

Assim, no tipo P uma tensão positiva de comporta aumenta sua condução, ou seja, faz com que ele sature e no tipo N, uma tensão negativa de comporta é que o leva à saturação.

Mais uma vez fazendo uma comparação com os tipos bipolares, podemos dizer então que enquanto os transistores bipolares são típicos amplificadores de corrente, os FETs ou transistores de efeito de campo MOS são típicos amplificadores de tensão.

Esta diferença leva o transistor de efeito de campo MOS a apresentar características muito interessantes para aplicações em Eletrônica Digital ou Analógica.

Uma delas está no fato de que a impedância de entrada do circuito é extremamente elevada, o que significa que precisamos praticamente só de tensão para controlar os dispositivos CMOS.

Assim, é preciso uma potência extremamente baixa para o sinal que vai excitar a entrada de um circuito integrado CMOS, já que praticamente nenhuma corrente circula por este elemento.

A outra está no fato de que, diferentemente dos transistores bipolares que só começam a conduzir quando uma tensão da ordem de 0,6 V vence a barreira de potencial de sua junção base-emissor, os FETs não têm esta descontinuidade de características, o que os torna muito mais lineares em qualquer aplicação que envolva amplificação de sinais.

Na **figura 4** temos as curvas características de um MOSFET de canal N.

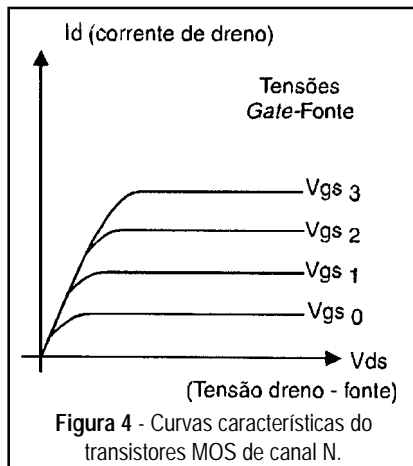


Figura 4 - Curvas características do transistores MOS de canal N.

Da mesma forma que podemos elaborar funções lógicas básicas usando transistores bipolares comuns, também podemos fazer o mesmo com base nos transistores de efeito de campo MOS. A tecnologia CMOS (*Complementary MOS*) permite que os dispositivos tenham características excelentes para aplicações digitais.

CMOS significa que em cada função temos configurações em que transistores de canal N e de canal P são usados ao mesmo tempo, ou seja, usamos pares complementares, conforme diagrama do inversor lógico mostrado na **figura 5**. Conforme explicamos no item anterior, a polaridade da tensão que controla a corrente principal nos transistores de efeito de campo MOS depende justamente do tipo de material usado no canal, que pode ser do tipo P ou do tipo N.

Assim, se levarmos em conta que nos circuitos digitais temos dois níveis de sinal possíveis, podemos perceber que dependendo do nível deste sinal aplicado à comporta dos dois transistores ao mesmo tempo, quando um deles estiver polarizado no sentido de conduzir plenamente a corrente (saturado), o outro estará obrigatoriamente polarizado no sentido de cortar esta corrente (corte).

No circuito indicado, quando a entrada A estiver no nível baixo (0) o transistor Q_2 conduz, enquanto Q_1 permanece no corte. Isso significa que Vdd, que é a tensão de alimentação positiva, é colocada na saída, o que corresponde ao nível alto ou 1.

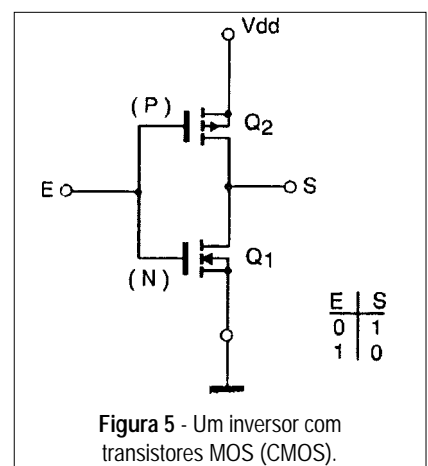


Figura 5 - Um inversor com transistores MOS (CMOS).

Por outro lado, quando na entrada aplicamos o nível alto, que corresponde ao Vdd (tensão de alimentação), é o transistor Q_1 que conduz e com isso o nível baixo ou 0 V é que será colocado na saída.

Conforme sabemos, estas características correspondem justamente a função inversora.

CONSUMO E VELOCIDADE

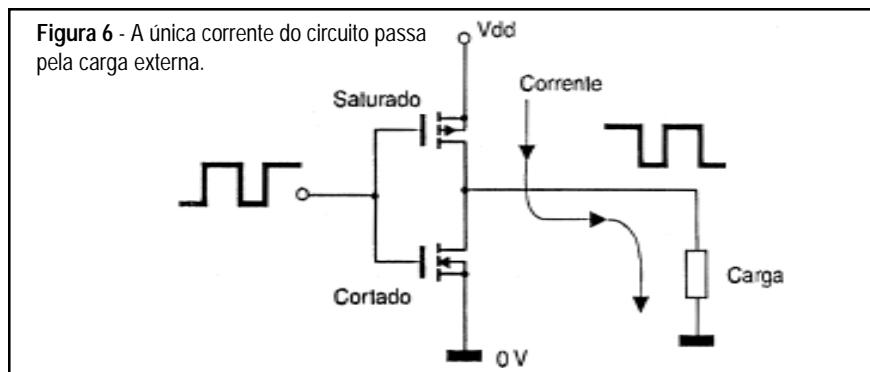
Analisando o circuito inversor tomado como base para nossas explicações, vemos que ele apresenta duas características importantes.

A primeira é que sempre um dos transistores estará cortado, qualquer que seja o sinal de entrada (alto ou baixo) logo, praticamente não circula corrente alguma entre o Vdd e o ponto de terra (0 V). A única corrente que irá circular será eventualmente a de um circuito externo excitado pela saída, **figura 6**.

Isso significa um consumo extremamente baixo para este par de transistores em condições normais, já que na entrada a impedância é elevadíssima e praticamente nenhuma corrente circula. Este consumo é da ordem de apenas 10 nW (nW = nanowatt = 0,000 000 001 watt).

É fácil perceber que se integrarmos 1 milhão de funções destas num circuito integrado, ele irá consumir apenas 1 mW! Na prática temos fatores que tornam maior este consumo, como por exemplo, eventuais fugas, a necessidade de um ou outro componente especial de excitação que exija maior corrente, etc.

Mas, ao lado das boas características, ele também tem seus problemas: um deles está no fato de que o eletrodo de controle (comporta) que



é uma placa de metal fixada no material semiconductor e isolada por meio de uma camada de óxido, funciona como a armadura ou placa de um capacitor, verifique a **figura 7**.

Isso significa que, ao aplicarmos um sinal de controle a uma função deste tipo, a tensão não sobe imediatamente até o valor desejado, mas precisa de um certo tempo necessário para carregar o "capacitor" representado pelo eletrodo de comporta. Se bem que o eletrodo tenha dimensões extremamente pequenas, se levarmos em conta as impedâncias envolvidas no processo de carga e também a própria disponibilidade de corrente dos circuitos excitadores, o tempo envolvido no processo não é desprezível e um certo atraso na propagação do sinal ocorre.

O atraso nada mais é do que a diferença de tempo entre o instante em que aplicamos o sinal na entrada e o instante em que obtemos um sinal na saída.

Nos circuitos integrados CMOS típicos como os usados nas aplicações digitais, para um inversor como o do exemplo, este atraso é da ordem de 3 nanossegundos (3 ns).

Isso pode parecer pouco nas aplicações comuns, mas se um sinal tiver de passar por centenas de portas

antes de chegar a um certo ponto em que ele seja necessário, e a soma dos atrasos não for prevista poderá haver diversos problemas de funcionamento.

Veja, entretanto, que a carga de um capacitor num circuito de tempo, como o na **figura 8** até um determinado nível de tensão depende também da tensão de alimentação.

Assim, com mais tensão, a carga é mais rápida e isso nos leva a uma característica muito importante dos circuitos CMOS digitais que deve ser levada em conta em qualquer aplicação: **com maior tensão de alimentação, os circuitos integrados CMOS são mais rápidos.**

Assim, enquanto que nos manuais de circuitos integrados TTL encontramos uma velocidade máxima única de operação para cada tipo (mesmo porque sua tensão de alimentação é fixa de 5 V), nos manuais CMOS encontramos as velocidades associadas às tensões de alimentação (já que os circuitos integrados CMOS podem ser alimentados por uma ampla faixa de tensões).

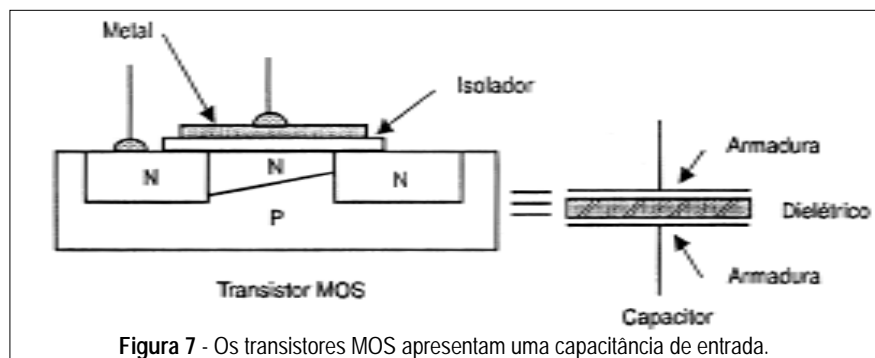
Um exemplo disso pode ser observado nas características de um circuito integrado CMOS formado por seis inversores (*hex inverter*) onde temos as seguintes frequências máximas de operação:

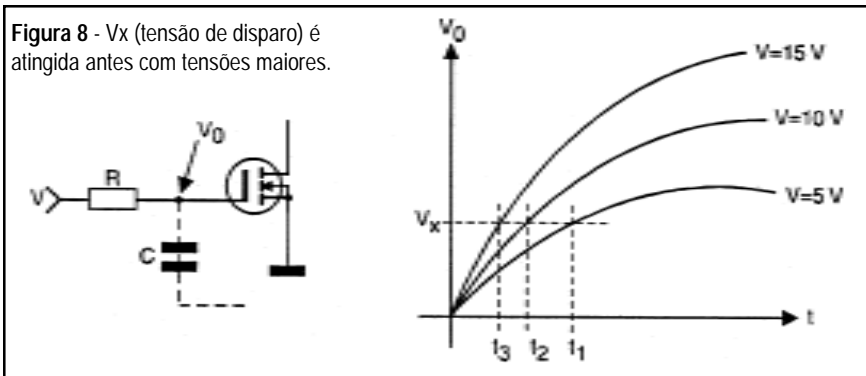
4049 - Seis inversores

Frequência máxima de operação:

Com Vdd = 5 V - 1,66 MHz (tip)
Vdd = 10 V - 4,00 MHz (tip)
Vdd = 15 V - 5,00 MHz (tip)

Veja então que o circuito é muito mais rápido quando o alimentamos com uma tensão de 15 V do que quando o alimentamos com uma tensão





de apenas 5 V. Este fato é muito importante, por exemplo, na elaboração de um oscilador com circuito integrado CMOS que opere no seu limite de velocidade.

SENSIBILIDADE AO MANUSEIO

O fato de que existe uma finíssima camada de óxido isolando a comporta do substrato e esta camada é extremamente sensível a descargas elétricas torna os dispositivos que usam transistores MOS muito delicados.

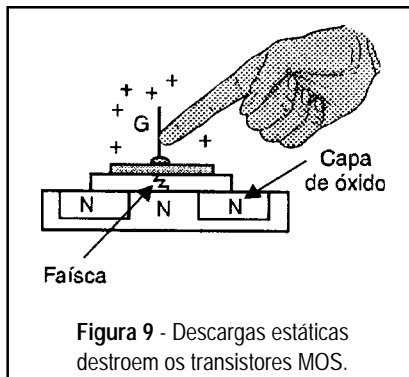
De fato, a própria carga elétrica acumulada em ferramentas ou em nosso corpo quando caminhamos num tapete num dia seco ou ainda atritamos objetos em nossa roupa pode ser suficiente para danificar de modo irreversível dispositivos CMOS. Para que o leitor tenha uma idéia, caminhando num carpete num dia seco, seu corpo pode acumular uma carga estática que atinge potenciais de até 10 000 V.

Se você tocar numa torneira, a descarga de seu corpo neste percurso de terra pode lhe causar um forte choque.

Se, da mesma forma, você tocar num terminal de um dispositivo CMOS, a carga do seu corpo que escoar por este dispositivo pode facilmente destruir a finíssima camada de óxido que separa a comporta do substrato e o componente estará inutilizado.

Em outras palavras, os dispositivos que usam transistores CMOS são extremamente sensíveis a descargas estáticas, **figura 9**.

Assim, a primeira preocupação no uso e manuseio destes componentes



é evitar de qualquer modo que apareçam tensões perigosas capazes de causar danos entre os terminais dos componentes.

Para os transistores MOS existe a possibilidade de dotá-los de um pequeno anel de metal que curto-circuita seus terminais, conforme **figura 10**, e que somente é retirado depois que o componente é soldado na placa de circuito impresso.

Existem diversas formas de fazer transporte de circuitos integrados sem o perigo de que cargas estáticas acumuladas em objetos possam lhes causar danos.

Uma delas consiste no uso de uma esponja condutora onde os terminais

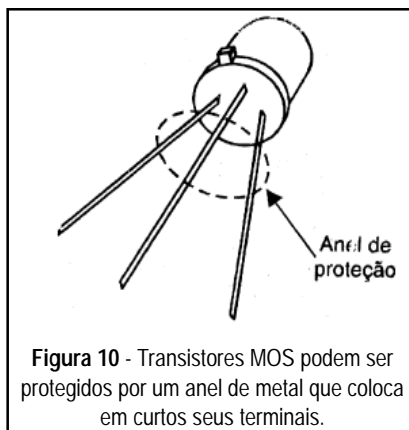


Figura 10 - Transistores MOS podem ser protegidos por um anel de metal que coloca em curtos seus terminais.

dos circuitos integrados são enfiados e assim mantidos em curto, **figura 11**.

Os circuitos integrados CMOS devem ser mantidos nestas esponjas até o momento de serem usados, sob pena de que algum toque acidental com o dedo carregado de estática provoque danos.

Outra possibilidade consiste em transportar os circuitos integrados CMOS em embalagens de plástico anti-estático **figura 12**.

De qualquer forma, a regra geral é: **NUNCA toque com os dedos nos terminais de componentes CMOS sejam eles circuitos integrados ou transistores**.

Num laboratório onde são efetuados trabalhos com circuitos integrados CMOS é importante observar precauções especiais para que em nenhum ponto ocorram acúmulos de cargas estáticas. As bancadas de trabalhos com computadores devem ter partes metálicas aterradas e os próprios técnicos devem usar recursos que permitam descarregar cargas do seu corpo. Em empresas de trabalhos com circuitos CMOS é comum os técnicos usarem pulseiras metálicas, sendo estas pulseiras ligadas a um fio terra.

Para o técnico comum é apenas necessário lembrar-se de que não deve tocar nos terminais dos componentes e com isso já haverá uma boa garantia da integridade dos circuitos.

Um outro ponto importante é nunca deixar nenhuma entrada de um circuito integrado CMOS desligada.

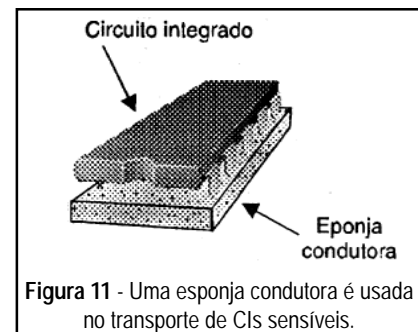


Figura 11 - Uma esponja condutora é usada no transporte de CIs sensíveis.

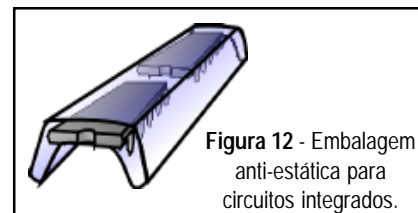


Figura 12 - Embalagem anti-estática para circuitos integrados.

A sensibilidade destas entradas é suficientemente alta para que tensões induzidas no próprio circuito sejam captadas, levando os dois transistores a um estado intermediário entre o corte e a saturação ou ainda fazendo com que entrem em oscilação na frequência do sinal captado. Isso, além de elevar o consumo do circuito integrado, pode causar instabilidades que afetem o funcionamento geral do circuito.

Uma regra prática consiste em levar as entradas das funções não usadas num integrado a níveis definidos de tensão, ou seja, ligar ao Vdd ou ainda ao ponto de 0 V.

AS CONFIGURAÇÕES CMOS

Na **figura 13** temos a configuração usada para uma porta NOR de 2 entradas CMOS em que temos quatro transistores.

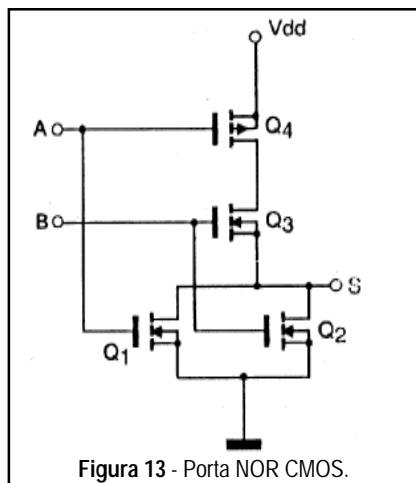


Figura 13 - Porta NOR CMOS.

Observe a simplicidade dos circuitos CMOS quando comparados a funções equivalentes TTL. Com os circuitos CMOS precisamos apenas de transistores para obter a função desejada, enquanto que na equivalente TTL precisamos de transistores e muitos resistores e em alguns casos até de diodos.

Na **figura 14** temos a configuração usada para uma porta NAND de duas entradas CMOS onde também usamos apenas 4 transistores.

Neste circuito, quando as entradas ou uma delas estiver no nível baixo (0) um ou os dois transistores de canal P estarão em condução e a saída ficará no nível alto.

Quando as duas entradas estiverem no nível 1, entretanto, os dois transistores de canal N irão conduzir ao mesmo tempo, levando a saída para o nível baixo.

Para as outras funções lógicas temos configurações do mesmo tipo, mudando apenas a disposição e a quantidade de transistores usados. Tomando estas duas funções como exemplo, achamos que o leitor terá uma idéia de como elas são feitas e como funcionam.

ESPECIFICAÇÕES

A principal família de circuitos integrados CMOS é a 4000, onde todos os componentes são designados por números como 4001, 4011, 4017, 4096, etc.

Os circuitos integrados CMOS comuns funcionam com tensões de alimentação de 3 a 15 V. Lembramos que existem séries CMOS mais antigas com o sufixo A em que a tensão de alimentação fica na faixa de 3 a 12 V.

De qualquer forma, em caso de dúvida sobre qualquer característica de um circuito integrado CMOS que tenha algum sufixo que possa indicar variações nas especificações normais, é sempre bom consultar seu manual.

Da mesma forma que no caso dos circuitos integrados TTL, é preciso saber interpretar algumas das principais especificações que são:

a) Tensão de saída - no nível lógico baixo (0) a tensão de saída se aproxima de 0 V sendo no máximo de 0,01 V para os tipos comuns com alimentação na faixa de 5 a 10 V. No nível lógico alto, a tensão de saída é praticamente a tensão de alimentação Vdd ou no máximo 0,01 V menor.

b) Corrente de saída - diferentemente dos circuitos integrados TTL em que temos uma capacidade maior de drenar corrente na saída do que de fornecer, para os circuitos integrados CMOS a capacidade de drenar e de fornecer corrente de saída é praticamente a mesma.

Assim, para uma alimentação de 5 V as saídas podem fornecer (quando no nível alto) ou drenar (quando

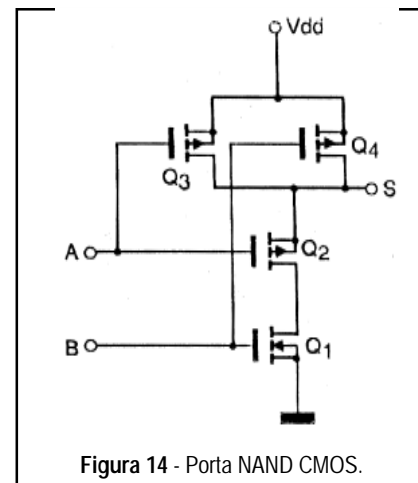


Figura 14 - Porta NAND CMOS.

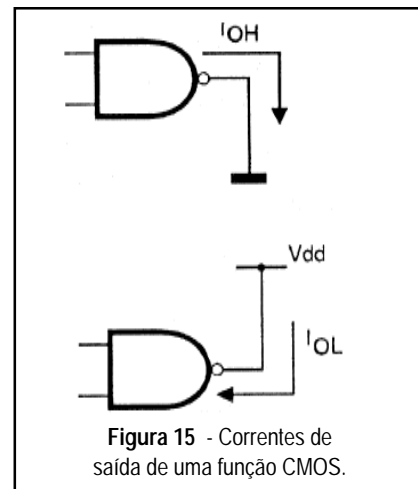


Figura 15 - Correntes de saída de uma função CMOS.

no nível baixo) uma corrente de até 1 mA e essa corrente sobe para 2,5 mA quando a alimentação é de 10 V.

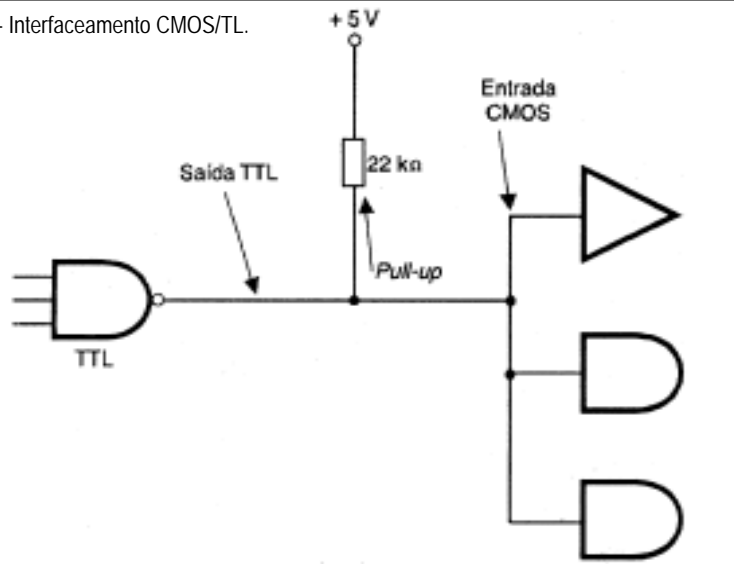
Estas correntes, conforme a figura 4.15 são designadas por IOL e IOH nas folhas de especificações dos circuitos integrados CMOS.

c) Corrente de fuga na entrada - se bem que a comporta esteja isolada do circuito dreno-fonte, com uma resistência que teoricamente seria infinita, na prática pode ocorrer uma pequena fuga.

Esta, da ordem de 10 pA (1 picoampère = 0,000 000 001 ampère) para uma alimentação de 10 V deve ser considerada quando precisamos calcular a corrente de entrada de um circuito CMOS numa aplicação mais crítica.

d) Potência - os circuitos integrados CMOS consomem muito menos energia que os circuitos integrados TTL. Para os tipos comuns a corrente de alimentação Idd é normalmente da ordem de 1 nA tipicamente com um

Figura 16 - Interfaceamento CMOS/TTL.



máximo de $0,05 \mu\text{A}$ para alimentação de 5 V, o que corresponde a uma dissipação de 5 nW em média para alimentação de 5 V e 10 nW para alimentação de 10 V.

e) Velocidade - os tipos comuns CMOS são muito mais lentos que os TTL, mas famílias especiais estão aparecendo com velocidades cada vez maiores e em muitos casos estas se aproximam dos mais rápidos TTLs.

As frequências máximas, conforme já explicamos, dependem das tensões de alimentação e das funções, já que maior número de componentes para atravessar significa um atraso maior do sinal. Assim, nos manuais encontramos a especificação de velocidade dada tanto em termos de frequência quanto em termos de atraso do sinal. Para o caso do atraso do sinal, observamos que ele pode estar especificado para uma transição do nível alto para o nível baixo ou vice-versa e em alguns circuitos ou tensões de alimentação podem ocorrer diferenças.

INTERFACEANDO

Conforme explicamos, mesmo tendo uma faixa de tensões ampla e características diferentes dos circuitos integrados TTL, existe a possibilidade de interfacear circuitos dos dois tipos. Há duas possibilidades de interfaceamento entre circuitos digitais TTL e circuitos digitais CMOS.

a) A saída TTL deve excitar a entrada CMOS.

Se os dois circuitos operarem com uma tensão de alimentação de 5 V não há problema e a interligação pode ser direta.

Como as entradas CMOS têm uma impedância muito alta (não exigindo praticamente corrente alguma) da saída TTL, não existe perigo do circuito CMOS "carregar" a saída TTL. No entanto, existe um problema a ser considerado: as entradas CMOS só reconhecem como nível 1 uma tensão de pelo menos 3,5 V, enquanto que no nível alto, a tensão mínima que o TTL pode fornecer nestas condições é de 3,3 V.

Isso significa que é preciso assegurar que a entrada CMOS reconheça o nível alto TTL, o que é conseguido com a adição de um resistor externo de *pull-up*, observe a figura 4.16.

Este resistor de $22 \text{ k}\Omega$ é ligado ao positivo da alimentação de 5 V.

Se o circuito CMOS a ser excitado por um TTL for alimentado com tensão maior que 5 V, por exemplo 12 V, deve ser usado um circuito

intermediário de casamento de características.

Este circuito intermediário deve manter o sinal, ou seja, deve ser simplesmente um *buffer* não inversor, como por exemplo, o de coletor aberto 7406 ou 7407 com um resistor de *pull-up* externo, conforme a figura 4.17. O valor deste resistor dependerá da tensão de alimentação.

b) CMOS excitando uma entrada TTL

Neste caso, devemos considerar que uma saída CMOS no nível baixo pode drenar uma corrente de aproximadamente 0,5 mA e no estado alto, a mesma intensidade.

No entanto, uma entrada TTL fornece uma corrente de 1,6 mA no nível baixo, o que não pode ser absorvido pela saída CMOS. Isso significa que entre as duas devemos intercalar um *buffer* CMOS, como por exemplo, os 4049 e 4050 que permitem a excitação de até duas entradas TTL a partir de uma saída CMOS.

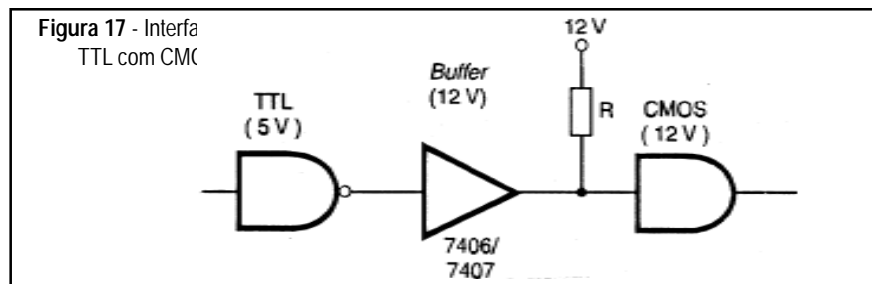
FONTE DE ALIMENTAÇÃO

Os circuitos integrados TTL precisam de uma tensão contínua na faixa de 4,5 a 5,5 V para poderem funcionar e são bastante sensíveis a alterações que saiam desta faixa.

Já os circuitos CMOS são muito menos sensíveis e podem operar numa faixa mais larga de tensões, conforme vimos, o que facilita bastante o projeto das fontes e até permite a alimentação direta a partir de pilhas ou baterias.

Veja que o fato dos circuitos integrados CMOS funcionarem perfeitamente com tensões como 3, 6, 9 e 12 V, que são facilmente obtidas de pilhas e bateria, os torna ideais para aplicações em que este tipo de fonte é usada.

Figura 17 - Interfa TTL com CM



QUESTIONÁRIO

1. O elemento de controle do sinal de um transistor de efeito de campo é denominado:

- a) base
- b) dreno
- c) comporta
- d) canal

2. Qual o tipo de material que separa o elemento de controle de um MOSFET do canal?

- a) Uma junção PN
- b) Um substrato condutor
- c) Uma camada de material isolante
- d) Um terminal de cobre

3. Num inversor CMOS encontramos na etapa de saída:

- a) dois FETs de canal N
- b) dois FETs de canal P
- c) Um par de transistores bipolares
- d) Um FET de canal N e outro de canal P

4. A faixa de tensões de alimentação dos circuitos integrados CMOS tem valores entre:

- a) 4,5 e 5,5 V
- b) 3 e 15 V
- c) 0 e 6 V
- d) 5 e 18 V

5. O perigo maior do manuseio dos circuitos integrados CMOS se deve a:

- a) descargas estáticas
- b) aquecimento da pastilha semicondutora
- c) perigo de quebra dos terminais
- d) contaminação radioativa

6. O que devemos fazer com as entradas não usadas de um circuito integrados CMOS.

- a) cortá-las
- b) aterrâ-las
- c) ligá-las a um nível lógico apropriado
- d) ligar a um resistor de 100 k Ω

Respostas da Lição nº 2:

1-b 2-b 3-a 4-a 5-a 6-d 7-c

Respostas da Lição nº3:

1-a 2-c 3-d 4-b 5-d 6-c 7-d

Respostas desta edição:

1-c 2-c 3-d 4-b 5-a 6-c